

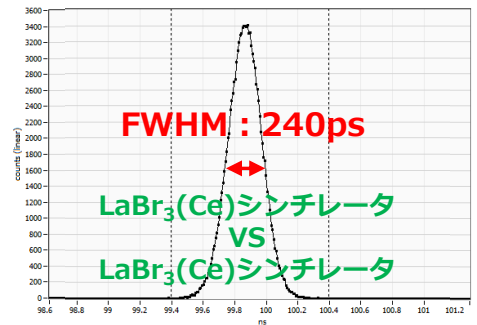
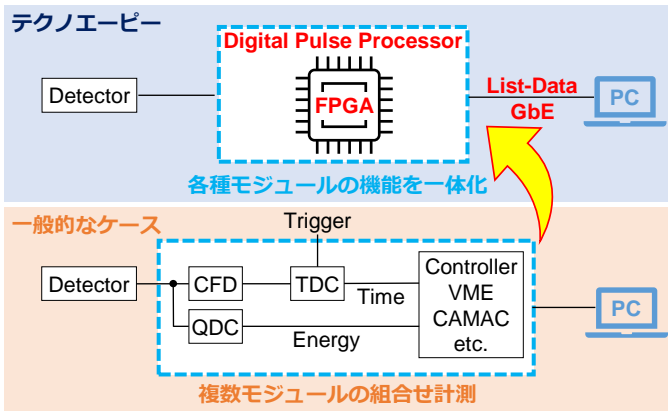
APU8102-14は高速・高分解能ADC(1GHz, 14bit)を2CH搭載した波形解析ボードです。FPGAによる1GHz **リアルタイムの解析**に加え、ギガビットイーサネット通信を採用することで信号処理によるデッドタイムの無い高速処理を高時間分解能・高スループットで実現しています。全てのADCは1GHzクロックにて同期動作をしており、複数の高速なシンチレーション検出器からの信号解析などにもご利用いただけます。また、複数ボード間の同期処理にも対応しており、多CH系の解析にも拡張が容易です。

### 特徴

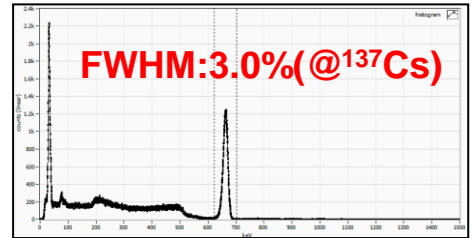
- ADC **1Gsp/s**、入力2CH、分解能14-bit
- 時間分解能 **Coarse: 1 ns | Fine: 3.9 ps**
- アウトプット 1Mcps以上 / CH
- 分析モード リスト(TDC+QDC等)
- 機能 (デジタル)CFD, TDC, QDC, PSD
- オプション **LIST-WAVE機能、Coincidence機能**
- 通信I/F 1000BASE-T TCP/IP



電源を内蔵し単体で動作します。



解析例 (時間分解能)



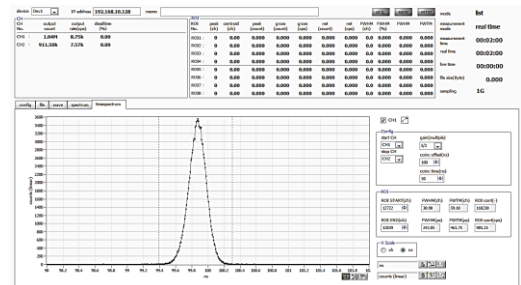
解析例 (エネルギー分解能)

### リストデータ例 (1イベント : 80bit)



### 仕様

アナログ信号入力種類	PMTアノード信号、Fast-NIM信号など
アナログ入力レンジ	±1V (入力インピーダンス : 50Ω) (LEMOコネクタx2) ※カスタムにて最大±4Vまで対応可
アナログオフセット調整	±2V (14bit) ※カスタムにて±20mV~±4Vまで対応可
アナログゲイン切替	×1 / ×3 ※入力レンジの制限内でカスタムにて×10まで可
アナログ信号立上り時間	1ns以下 (@ゲイン×1)
外部入出力端子 (TTLレベル)	CLK入力、CLK出力、GATE入力、VETO入力、 CLR入力、OR出力 (LEMOコネクタ x6) ※カスタムにて入出力信号変更可
通信インターフェース	イーサネット(TCP/IP) 1000BASE-T
外形寸法 (単位mm) 重量	300(W) × 56(H) × 335(D) 約3300g



専用のデータ収集用アプリ画面

サンプルプログラムございます。

※写真はイメージです。  
※記載内容は予告なく変更することがあります。

